

*Nazwa przedmiotu* **Rekonfigurowalne układy logiczne**

*Nazwa w języku angielskim* **Reconfigurable Logic Devices**

*Język prowadzenia zajęć* polski

*Kierunek studiów* Informatyka

*Poziom studiów* studia II stopnia magisterskie

*Jednostka prowadząca* Katedra Mikroelektroniki i Technik Informatycznych, K-25

*Kierownik i realizatorzy*

|                                  |                        |
|----------------------------------|------------------------|
| <b>mgr inż. Zbigniew Kulesza</b> | kulesza@dmcs.p.lodz.pl |
|                                  |                        |

*Formy zajęć i liczba godzin w semestrze*

| Wyk. | Ćw. | Lab. | Proj. | Sem. | Inne | Suma godzin w semestrze |
|------|-----|------|-------|------|------|-------------------------|
| 15   | 0   | 15   | 0     | 0    | 0    | <b>30</b>               |

*Efekty kształcenia*

Student posiada wiedzę i umiejętności w zakresie:  
Znajomość typów układów reprogramowalnych: cyfrowe PLD, CPLD, FPGA  
Znajomość konstrukcji SoC (System-on-Chip) oraz zasad projektowania układów elektronicznych wykorzystujących wymienione elementy.

*Wymagania wstępne*

Układy cyfrowe  
Języki HDL

*Organizacja przedmiotu i treści kształcenia*

WYKŁAD:

- I. Podstawowe informacje na temat układów programowalnych i reprogramowalnych
  1. Pojęcia podstawowe - założenia budowy i działania układów programowalnych
  2. Komórka pamięci jako podstawowy element składowy układów programowalnych - budowa, technologie wykonania
  3. Elementy konstrukcyjne układów programowalnych - przegląd
  4. Interfejsy programujące: koncepcja układów ISP, IAP, interfejs JTAG, dynamiczne reprogramowanie w systemie
  5. Podstawowe informacje na temat realizacji funkcji boolowskich, funkcji kombinacyjnych, sekwencyjnych i automatów stanowych w układach programowalnych
- II. Klasyfikacja układów programowalnych, cechy charakterystyczne, preferencje zastosowań
  1. Cyfrowe układy programowalne PLD (PAL/GAL, PLA, CPLD, FPGA)
  2. Cyfrowe układy programowalne bazujące na rdzeniach procesorów oraz programowalne układy peryferyjne
  3. Analogowe układy programowalne, układy hybrydowe
  4. Układy PSoC (Programmable System-on-Chip)
- III. Układy PLD (PAL/GAL, PLA, CPLD)
  1. Pojęcia podstawowe – makrokomórka, matryca AND i OR - przykładowe realizacje
  2. Omówienie budowy poszczególnych odmian układów PLD
  3. Przykład projektowy w oparciu o układy MACH
- IV. Zaawansowane układy PLD typu FPGA
  1. Struktury podstawowe: makrokomórki, system połączeń, wybrane struktury specyficzne
  2. Omówienie budowy wybranych odmian układów FPGA: Xilinx, Altera, Atmel
  3. Przykład projektowy w oparciu o układy FPGA Xilinx
- V. Narzędzia do opisu i projektowania układów PLD i FPGA
  1. Schemat jako podstawowe narzędzie projektowe
  2. Podstawowe języki opisu inżynierskiego elementów PLD: ABEL, CPUL

3. Języki wysokiego poziomu - HDL: VHDL i Verilog
4. Zasady projektowania i opisu układów programowalnych - struktury syntezowalne, podstawowe błędy projektowe
- VI. Praktyczne aspekty wykorzystywania układów programowalnych
  1. Wykorzystanie układów programowalnych w przemyśle
  2. "Ścieżka projektowa" dla optymalnego wykorzystania właściwości układów programowalnych
  3. Analiza czasowa jako narzędzie do wyboru i optymalizacji struktur reprogramowalnych - przykład projektowy
  4. Dynamiczne reprogramowanie w systemie, koncepcja IAP (In Application Programmable)

LABORATORIUM:

- I. Część pierwsza – układy PLD
  1. Wprowadzenie do środowiska projektowego ISE i elementarna nauka jego obsługi
  2. Projektowanie prostych układów kombinacyjnych (sumator) i sekwencyjnych (dzielnik częstotliwości) w oparciu o język opisu sprzętu Verilog
  3. Symulacja cyfrowa i analiza czasowa
  4. Optymalizacja obwodu - redukcja zasobów oraz zwiększanie maksymalnych szybkości pracy
- II. Część druga – układy FPGA
  1. Wprowadzenie do środowiska ISE i elementarna nauka jego obsługi. Opis w języku Verilog prostego systemu cyfrowego (mnożarki N-bitowej)
  2. Synteza z opisu w języku Verilog i implementacja z wykorzystaniem płyty demonstracyjnej z układem firmy Xilinx przykładowych systemów cyfrowych:
    - sekundnika wykorzystującego wyświetlacz 7-segmentowy typu LED
    - prostej gry wymagającej użycia monitora i myszki typu PS2

*Forma zaliczenia -  
sprawdzenia  
osiągnięcia efektów  
kształcenia*

60% kolokwium zaliczające na wykładzie, 40% ocena z laboratorium

*Literatura  
podstawowa*

Łuba T., Jasiński K., Zbierchowski B.: Specjalizowane układy cyfrowe w strukturach PLD i FPGA. WKŁ, Warszawa 1997

*Literatura  
uzupełniająca*

Kalisz J.: Podstawy elektroniki cyfrowej. WKŁ, Warszawa 1998

*Przeciętne  
obciążenie studenta  
pracą własną*

10

*Całkowite obciążenie  
studenta pracą*

**40**

*Uwagi*

Sala wykładowa wyposażona w rzutnik multimedialny.

Laboratorium wyposażone w komputery PC z narzędziem do symulacji oraz środowiskiem do projektowania układów reprogramowalnych ISE Xilinx, w liczbie odpowiadającej liczbie studentów.

Stanowiska wyposażone w płyty uruchomieniowe z układami reprogramowalnymi Xilinx i bogatym zestawem peryferiów oraz odpowiednie oprogramowanie (środowisko uruchomieniowe ISE w pełnej wersji).

*Aktualizacja*

2008-12-05