

*Nazwa przedmiotu* **Zintegrowane systemy cyfrowe**

*Nazwa w języku angielskim* **Digital Integrated Systems**

*Język prowadzenia zajęć* polski

*Kierunek studiów* Elektronika i telekomunikacja

*Poziom studiów* studia I stopnia licencjackie

*Jednostka prowadząca* WEEIA, Katedra Mikroelektroniki i Technik Informatycznych

*Kierownik i realizatorzy*

<b>dr inż. Adrian Romiński</b>	rominski@dmcs.p.lodz.pl

*Formy zajęć i liczba godzin w semestrze*

Wyk.	Ćw.	Lab.	Proj.	Sem.	Inne	Suma godzin w semestrze
30	0	0	30	0	0	<b>0</b>

*Efekty kształcenia* Umiejętność funkcjonalnych systemów scalonych , w technologii CMOS o średniej skali złożoności zgodnych ze standardami przemysłowymi.  
Znajomość popularnych środowisk wspomagających projektowanie mikroelektroniczne.

*Wymagania wstępne*

Układy elektroniczne  
Podstawy mikroelektroniki  
Teoria układów logicznych

*Organizacja przedmiotu i treści kształcenia*

WYKŁAD

- I. Projektowanie zorientowane na testowanie
  1. Modele błędów
  2. Dobór wektorów testowych zorientowanych na testowanie
  3. Wewnętrzna ścieżka skanująca
  4. Wbudowane samotestowanie
  5. Testowanie krawędziowe (interfejs JTAG)
  6. Testowanie ścieżką prądową (IDDQ)
- II. Charakterografia układów scalonych
  1. Reguły projektowe (DRC)
  2. Pasowanie elementów
  3. Rozmieszczenie typu „common centroid”
  4. Pierścienie ochronne
  5. Prowadzenie linii zasilania
  6. Elektromigracja i związane z nią reguły projektowania charakterografii
- III. Systems-On-Chip (SoC)

Przegląd środowisk programistycznych i narzędzi

PROJEKT

Indywidualne projekty związane z problemami współczesnego projektowania scalonych układów cyfrowych.

*Forma zaliczenia - sprawdzenia osiągnięcia efektów kształcenia*

Projekt zaliczany na podstawie wykonania samodzielnych zadań projektowych, wykorzystujących umiejętności nabyte podczas wykonywania ćwiczeń laboratoryjnych. Zaliczenie wiedzy przekazanej na wykładzie poprzez test końcowy.

*Literatura podstawowa*

Zwoliński M. : Projektowanie układów cyfrowych z wykorzystaniem języka VHDL. WKiŁ, Warszawa 2002

<i>Literatura uzupełniająca</i>	Baker R. J.: CMOS Circuit Design, Layout, and Simulation. Wiley-IEEE Press 2004 Kalisz J.: Podstawy elektroniki cyfrowej. WKiŁ		
<i>Przeciętne obciążenie studenta pracą własną</i>	30	<i>Całkowite obciążenie studenta pracą</i>	<b>0</b>
<i>Uwagi</i>	Wymagana sala wykładowa wyposażona w rzutnik multimedialny oraz skonfigurowane oprogramowanie specjalistyczne (CADENCE IC) na 12 stanowiskach roboczych.		
<i>Aktualizacja</i>	2008-12-11		