

*Nazwa przedmiotu* **Platformy SoC**

*Nazwa w języku angielskim* **Soc Platforms**

*Język prowadzenia zajęć* polski

*Kierunek studiów* Elektronika

*Poziom studiów* studia I stopnia licencjackie

*Jednostka prowadząca* Katedra Mikroelektroniki i Technik Informatycznych, K-25

*Kierownik i realizatorzy*

<b>mgr inż. Zbigniew Kulesza</b>	kulesza@dmcs.p.lodz.pl
mgr inż. Zbigniew Kulesza	kulesza@dmcs.p.lodz.pl

*Formy zajęć i liczba godzin w semestrze*

Wyk.	Ćw.	Lab.	Proj.	Sem.	Inne	Suma godzin w semestrze
30	0	30	0	0	0	<b>60</b>

*Efekty kształcenia*

Student posiada wiedzę i umiejętności z zakresu:  
Znajomość typów układów SoC, budowy, przeznaczenia, metod projektowania i wykorzystania w praktycznych projektach.  
Znajomość zasad korzystania ze zintegrowanych narzędzi projektowych - SystemC, SystemVerilog itp..

*Wymagania wstępne*

Układy cyfrowe  
Języki HDL

*Organizacja przedmiotu i treści kształcenia*

WYKŁAD:

- I. Podstawowe informacje na temat układów SoC System on Chip oraz rozwiązań alternatywnych SiP System in Package, RSoC, PSoC itp.
  1. Pojęcia podstawowe - założenia budowy i działania układów
  2. Elementy konstrukcyjne układów SoC - przegląd
  3. Technologia typu mixed signal, hybrydowa jako podstawa działania układów SoC - budowa, technologie wykonania (podzespoły z przełączanymi pojemnościami i prądami)
  4. Cechy charakterystyczne, preferencje zastosowań układów SoC, podstawowe informacje na temat realizacji funkcji specjalnych w układach SoC
  5. Interfejsy programujące: koncepcja układów ISP, IAP, interfejs JTAG, dynamiczne reprogramowanie w systemie
- II. Klasyfikacja układów SoC
  1. Programowalne i reprogramowalne SoC, układy pochodne od FPGA
  2. Układy ASIC: full custom, standard cell
  3. Gotowe podzespoły SoC: FPSLIC, FIPSoC itd.
- III. Część cyfrowa układów SoC
  1. Rdzeń mikroprocesora, mikrokontrolera, jednostka DSP
  2. Zintegrowana pamięć: ROM, RAM, EEPROM, Flash
  3. Zintegrowane peryferia - liczniki, timery, port szeregowy, SPI,
  4. Peryferia specjalne: USB, Ethernet, FireWire
  5. Układy zasilania i zarządzania energią
  6. Cyfrowa część programowalna, rekonfigurowalna PLD (PAL/GAL, PLA, CPLD, FPGA):
    - Pojęcia podstawowe – makrokomórka, matryca AND i OR - przykładowe realizacje
    - Omówienie budowy poszczególnych odmian układów PLD
    - Struktury podstawowe: makrokomórki, system połączeń, wybrane struktury
- specyficzne
- IV. Analogowa część układów SoC
  1. Przetworniki AC i CA
  2. Wzmacniacze
  3. Analogowe układy programowalne, układy hybrydowe
  4. Filtry analogowe

- V. Narzędzia do opisu i projektowania układów SoC - design flow
  - 1. Zintegrowane narzędzia projektowe
  - 2. Narzędzia przeznaczone do opisu programu rdzenia procesora
  - 3. Podstawowe języki opisu inżynierskiego elementów PLD: języki wysokiego poziomu - HDL: VHDL i Verilog
  - 4. Narzędzia specyficzne: SystemVerilog, SystemC, e, Vera - wprowadzenie i przykłady
  - 5. Zasady projektowania i opisu układów programowalnych - struktury syntezywalne, podstawowe błędy projektowe
- VI. Praktyczne aspekty wykorzystywania układów SoC
  - 1. Wykorzystanie układów SoC w przemyśle
  - 2. "Ścieżka projektowa" dla optymalnego wykorzystania właściwości układów programowalnych
  - 3. Analiza czasowa jako narzędzie do wyboru i optymalizacji struktur reprogramowalnych - przykład projektowy
  - 4. Dynamiczne rekonfigurowalne w systemie, koncepcja IAP (In Application Programmable)

LABORATORIUM:

- I. Część pierwsza – zapoznanie z podstawowymi właściwościami układów SoC
  - 1. Wprowadzenie do środowiska projektowego i elementarna nauka jego obsługi
  - 2. Obsługa zintegrowanego środowiska - design flow
  - 3. Projektowanie i uruchamianie programu dla rdzenia procesora
  - 4. Projektowanie prostych układów kombinacyjnych (sumator) i sekwencyjnych (dzielnik częstotliwości) w oparciu o język opisu sprzętu HDL
  - 5. Symulacja cyfrowa i analiza czasowa
  - 6. Optymalizacja obwodu - redukcja zasobów oraz zwiększanie maksymalnych szybkości pracy
- II. Część druga – wykorzystanie koncepcji mixed signal w układach SoC
  - 1. Wprowadzenie do środowiska projektowego przeznaczonego dla części analogowej i mieszanej. Opis i testowanie prostego systemu analogowego (filtr analogowy).
  - 2. Synteza z opisu części cyfrowej i analogowej - koncepcja mixed signal:
    - Wykonanie projektu układu akwizycji i przetwarzania danych z analogowym obwodem kondycjonowania sygnału, analogowym filtrem, przetwornikiem AC, oraz realizowaną cyfrowo prostą funkcją przetwarzania sygnału
- III. Część trzecia - wykorzystanie języka SystemC do projektowania układów SoC

*Forma zaliczenia -  
sprawdzenia  
osiągnięcia efektów  
kształcenia*

60% kolokwium zaliczające na wykładzie, 40% ocena z laboratorium

*Literatura  
podstawowa*

Materiały własne

*Literatura  
uzupełniająca*

Łuba T., Jasiński K., Zbierzchowski B.: Specjalizowane układy cyfrowe w strukturach PLD i FPGA. WKŁ, Warszawa 1997  
Kalisz J.: Podstawy elektroniki cyfrowej. WKŁ, Warszawa 1998

*Przeciętne obciążenie  
studenta pracą  
własną*

030

*Całkowite obciążenie studenta  
pracą*

**90**

*Uwagi*

Sala wykładowa wyposażona w rzutnik multimedialny.

Laboratorium wyposażone w komputery PC z narzędziem do projektowania układów SoC, w liczbie odpowiadającej liczbie studentów.

Stanowiska wyposażone w płyty uruchomieniowe z układami SoC i bogatym zestawem peryferiów oraz odpowiednie oprogramowanie (środowisko uruchomieniowe).

*Aktualizacja*

2008-11-30

