

Nazwa przedmiotu **Przetwarzanie współbieżne w układach rekonfigurowalnych**

Nazwa w języku angielskim **Concurrent Data Processing In Reconfigurable Devices**

Język prowadzenia zajęć polski

Kierunek studiów Elektronika

Poziom studiów studia I stopnia licencjackie

Jednostka prowadząca Katedra Mikroelektroniki i Technik Informatycznych, K-25

Kierownik i realizatorzy

mgr inż. Zbigniew Kulesza						kulesza@dmcs.p.lodz.pl
tytuł Imię i Nazwisko						adres e-mail

Formy zajęć i liczba godzin w semestrze

Wyk.	Ćw.	Lab.	Proj.	Sem.	Inne	Suma godzin w semestrze
15	0	15	0	0	0	30

Efekty kształcenia

Student posiada wiedzę i umiejętności w zakresie:
 Znajomość podstawowych metod budowania współbieżności i równoległości
 Znajomość podstawowych struktur i metod ich praktycznej implementacji w układach rekonfigurowalnych
 Umiejętność zastosowania układów reprogramowalnych w systemach wykonujących obliczenia współbieżne i równoległe
 Wykorzystanie procesorów typu soft core w wyżej wymienionych zastosowaniach.

Wymagania wstępne

Układy cyfrowe
 Języki HDL
 Rekonfigurowalne układy logiczne

Organizacja przedmiotu i treści kształcenia

WYKŁAD:

1. Metody realizacji współbieżności
 - a. Metody sprzętowe
 - i. Systemy wieloprocessorowe, wielojądrowe, superskalarne (z pamięcią wspólną lub rozproszoną)
 - ii. Macierze komputerów, komputery macierzowe – klastry, komputery sieciowe – gridy
 - iii. Układy i systemy oparte na układach programowalnych
 - b. Metody programowe
 - i. Tworzenie wielu procesów, wątków
 - ii. Zastosowanie odpowiednich narzędzi (języków programowania np. ADA, Linda, OpenMP dla C, C++, Fortran)
 - iii. Zastosowanie odpowiednich opcji kompilatorów
 - iv. Optymalizacja (profilowanie)
2. Analiza problemu obliczeniowego:
 - a. Podział problemu na podzadania (możliwe do wykonania równoległego):
 - i. podział funkcji (functional decomposition)
 - ii. podział struktury danych (data decomposition)
 - iii. podział obszaru problemowego (domain decomposition)
 - b. Określenie metody wymiany informacji
 - c. Wybór modelu do programowania i wykonania programu:
 - i. równoległości danych
 - ii. równoległości na poziomie pętli
 - iii. równoległości na poziomie zadań
 - d. Wybór narzędzi (środowiska programowania)
 - e. Implementacja (odzworowanie obliczeń na architekturę)
3. Równoległość na poziomie bitowym
 - a. Architektury systoliczne - macierze systoliczne
 - b. Sieci Petriego

- c. Sieci neuronowe i probabilistyczne
- d. Struktury filtrów i szybka transformata Fouriera
- 4. Równoległość na poziomie instrukcji
 - a. Potokowego wykonywania instrukcji
 - b. Superskalarność
- c. Procesory o prostej liście instrukcji (RISC)
- 5. Równoległość sprzętowa na poziomie zadań
- 6. Metody realizacji równoległości w strukturach reprogramowalnych
 - a. Logiczne struktury równoległe
 - b. Procesory typu soft core

LABORATORY:

1. Implementacja równoległego systemu do filtracji danych pomiarowych z przetwornika analogowo-cyfrowego z wykorzystaniem struktur logicznych
2. Implementacja równoległego systemu do filtracji danych pomiarowych z przetwornika analogowo-cyfrowego z wykorzystaniem kilku jednostek procesora soft core Microblaze

Forma zaliczenia - sprawdzenia osiągnięcia efektów kształcenia 40% kolokwium zaliczające na wykładzie, 60% ocena z laboratorium

Literatura podstawowa Materiały autorskie

Literatura uzupełniająca Lista

Przeciętne obciążenie studenta pracą własną 015 *Całkowite obciążenie studenta pracą* **45**

Uwagi Sala wykładowa wyposażona w rzutnik multimedialny.

Laboratorium wyposażone w komputery PC, w liczbie odpowiadającej liczbie studentów.

Stanowiska wyposażone w płyty uruchomieniowe z układami reprogramowalnymi Xilinx i bogatym zestawem peryferiów oraz odpowiednie oprogramowanie (środowisko uruchomieniowe ISE oraz EDK w pełnej wersji).

Aktualizacja 2008-12-05